

УДК 621.3

## УНІВЕРСАЛЬНИЙ РЕКОНФІГУРОВАННИЙ ЦИФРОВИЙ ПРИСТРІЙ

© Лопачак Олег, Мицишин Володимир, 2008

Національний університет "Львівська політехніка", вул. С. Бандери, 12, Львів, Україна

*Розглянуто універсальний реконфігурований цифровий пристрій.**Рассмотрено универсальный реконфигурированный цифровой прибор.**The universal reconfigurable digital device is consider.*

**Вступ.** Під час розв'язання складних задач сучасними засобами обчислювальної техніки (ОТ) гостро постає проблема ефективного використання апаратних засобів та підвищення їхньої продуктивності. Сьогодні засоби обчислювальної техніки розвиваються у двох напрямках – підвищення продуктивності та рівня інтелектуальності. Важливим напрямком розвитку інтелектуальності ОТ є підвищення їхньої архітектурної гнучкості (реконфігурованості), яка передбачає вибір такої внутрішньої архітектури, яка є оптимальною для розв'язання конкретної задачі. Реконфігурованість структури засобів ОТ дає змогу збільшити ефективність використання та істотно підвищити загальну продуктивність апаратних засобів за рахунок розпаралелювання виконання операцій.

Традиційна структура цифрових засобів ОТ (рис. 1) складається або з апаратних засобів, що реалізують деякі логічні функції, або з мікропроцесорних засобів, що реалізують певну функцію перетворення відповідно до деякого алгоритму, або з апаратних та мікропроцесорних засобів. У таких засобах ОТ реалізовані апаратними засобами функції перетворення визначаються розробниками на етапі виготовлення і надалі є незмінними. Зміна логіки роботи мікропроцесорних засобів досягається за допомогою зміни програм, що реалізує алгоритми їхньої роботи. Завдяки цьому з'являється можливість адаптації функціонування засобів ОТ для розв'язання інших задач. Однак коло задач, через постійність структури апаратних засобів і частково структури мікропроцесорних засобів, є доволі вузьким, а використання ресурсів мікропроцесорних засобів (лічильників, компараторів, арифметико-логічного пристрою, пам'яті) не завжди є оптимальним. Такі ОТ, як правило, загалом фізично складаються з багатьох інтегральних схем та займають доволі значну площу на друкованій платі, що обмежує можливість мікромініатюризації таких систем.

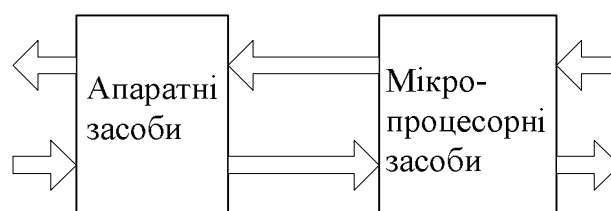


Рис. 1. Традиційна структура цифрових засобів

Поява програмованих логічних інтегральних схем (ПЛІС) дала змогу всі апаратні засоби (рис.1) фізично розмістити у корпусі однієї інтегральної схеми. Сама ПЛІС є функціонально невизначеною, а її функції перетворення задаються за допомогою конфігураційного коду, що завантажується із зовнішньої пам'яті (рис. 2). Сам конфігураційний код формується внаслідок компіляції опису роботи апаратних засобів, поданого у вигляді схем логічних елементів та тригерів або написаного однією з мов опису апаратури (HDL). Такий підхід істотно підвищує універсальність засобів ОТ, однак повністю не вирішує проблему ефективності використання та реконфігурованості таких систем загалом. Такі ОТ у загальному випадку фізично складаються з кількох інтегральних схем, займають доволі незначну площу на друкованій платі, та є доволі зручними для мікромініатюризації.

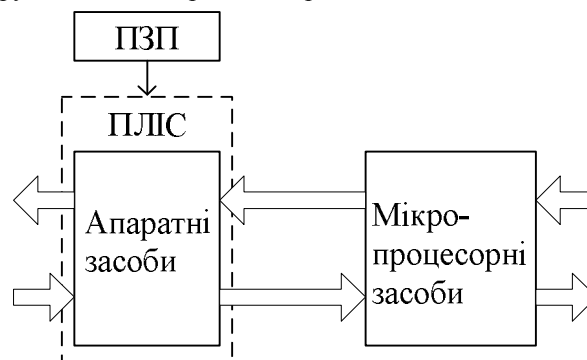


Рис. 2. Загальна структура цифрових засобів із використанням ПЛІС

**Основна частина.** Найвищу архітектурну гнучкість та можливість розпаралелювання обчислень мають засоби ОТ, повністю реалізовані на ПЛІС. За достатньої ємності ПЛІС апаратні та мікропроцесорні засоби можуть бути повністю реалізовані на одній інтегральній схемі (рис. 3).

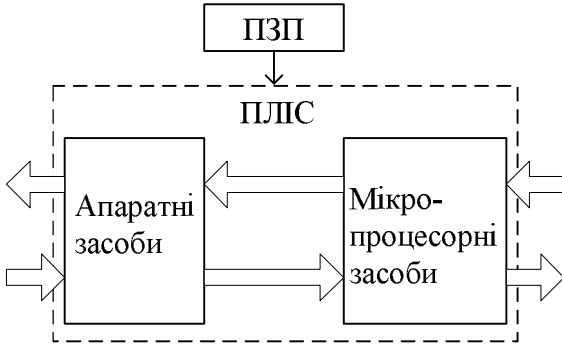


Рис. 3. Загальна структура цифрових засобів, повністю реалізованих на ПЛІС

У такій системі і апаратні, і мікропроцесорні ядра конфігуруються індивідуально для розв'язання кожної задачі; з'являється можливість використовувати не тільки вже готові бібліотечні процесорні ядра, але і конструювати свої процесорні ядра, які будуть максимально налаштовані для оптимального розв'язання певної задачі, задавати розрядність процесорних ядер, об'єм вбудованої оперативної та постійної (типу FLASH) пам'яті, кількість та розрядність таймерів, необхідний декодер команд, кількість та тип виконуваних операцій, потрібний арифметико-логічний пристрій, кількість та розрядність шин тощо.

Детальна структура універсального реконфігурованого цифрового пристрою разом з допоміжними засобами показана на рис. 4.

Універсальний реконфігурований цифровий пристрій УРЦП складається з перепрограмовуваної постійної пам'яті типу FLASH ППЗП, портів вводу/виводу та мікросхеми ПЛІС (програмованої логічної інтегральної схеми) великої місткості. Всі апаратні та мікропроцесорні ядра розміщуються всередині самої ПЛІС за допомогою її конфігурування або з системи автоматизованого проектування САПР, або з ППЗП УРЦП. Конфігурування з САПР використовується у режимі тестування при відлагодженні, а з ППЗП УРЦП – в автономному режимі. ППЗП ПЛІС містить код програм, які виконуються мікропроцесорними ядрами, а проміжні дані та змінні зберігаються в оперативному запам'ятовуючому пристрої ОЗП. Порти вводу/виводу слугують для обміну даними із зовнішніми пристроями. Для конфігурування УРЦП використовується САПР. Тестова та відлагоджувальна інформація САПР відображається пристроєм індикації ПІ. Готові блоки, описані однією з мов опису апаратури, такі, як мікропроцесорні ядра, арифметико-логічні блоки, суматори, кодери, декодери тощо розташовуються у базі даних БД. За потреби користувач може модифікувати існуючі блоки та додавати свої блоки в БД. Такий підхід дає змогу використовувати готові протестовані блоки і вузли з бібліотек третіх розробників, що істотно скорочує термін розроблення готового пристрою та зменшує кількість помилок у проекті. Керування роботою БД здійснюється системою управління базою даних СУБД. Як СУБД може бути використана одна з наявних на ринку комерційних чи безплатних (поширюваних за ліцензією GNU) СУБД, яка підтримує мову запитів до баз даних SQL.

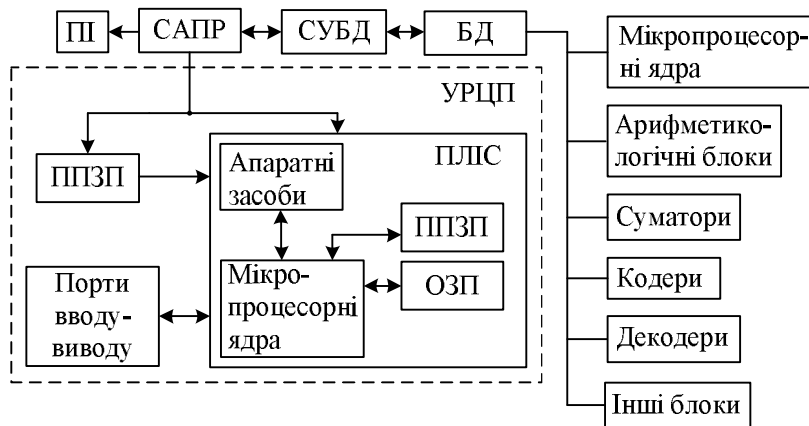


Рис. 4. Структура реконфігурованого цифрового пристрою з допоміжними засобами

Складність виконуваних пристроєм функцій, зручність тестування та відлагоджування проекту загалом визначаються, переважно, ємністю ПЛІС (вимірюється кількістю еквівалентних вентилів) та можливостями і сервісами, які САПР надає розробнику. Важливою особливістю САПР є підтримка опису компонентів як мовами опису апаратури, так і за допомогою схем. У разі використання мікропроцесорних ядер в САПР повинна бути додатково увімкнена відлагоджувальна програма для кожного з типів використовуваних ядер. Мікропроцесорні відлагоджувальні програми повинні підтримувати режими симуляції та покрокового виконання команд, мати можливість відображати та змінювати вміст ОЗП та внутрішніх регістрів ядер, містити компілятори з асемблера та мов високого рівня, мати можливість симулювати взаємодію різних мікропроцесорних ядер між собою. Для відлагодження апаратних засобів система повинна підтримувати можливість внутрішньосхемного сканування ПЛІС з використанням інтерфейсу JTAG.

Важливим компонентом системи є набір готових компонентів, які містяться у БД. Саме від наявності необхідних відлагоджених компонентів залежить зручність та час проектування цифрових систем. Важливою особливістю є можливість додавання у БД готових компонентів від сторонніх виробників та власних компонентів.

СУБД забезпечує швидкий доступ до компонентів БД за запитами САПР і може бути як мережевою, так і серверною.

Пристрій з наведеною вище структурою може бути використаний для розв'язання задач цифрового опрацювання сигналів будь-якого типу, а зміна типу використовуваних апаратних та мікропроцесорних засобів та алгоритму їхньої роботи здійснюється перепрограмуванням ППЗП УРЦП, вміст якої і визначає структуру та зв'язки засобів цифрового опрацювання сигналів, які містяться в ПЛІС. У разі необхідності декілька пристроїв наведеного вище типу можуть бути з'єднані між собою через порти вводу-виводу для побудови складніших систем на їхній основі. Один з них може бути ведучим і залежно від типу завдання може самостійно змінювати конфігурацію інших пристроїв, підвищуючи продуктивність та архітектурну гнучкість системи загалом.

1. Орнатский П.П. *Теоретические основы информационно-измерительной техники.* – К., 1983. 2. Wakerly J.F. *Digital Design Principles and Practices.* – Prentice Hill: Englewood Cliffs, New Jersey, 1994. 3. Проектирование встраиваемых микропроцессорных систем на основе ПЛИС фирмы Xilinx. – М.: Горячая линия – Телеком, 2006. – 520 с. 4. Суворова Е.А., Шейнин Ю.Е. *Проектирование цифровых систем на VHDL.* – СПб.: БаВ-Петербург, 2003. – 576 с. 5. Программируемые логические ИМС на КМОП-структурах и их применение / П.П.Мальцев, Н.И. Гарбузов, А.П. Шарпов, Д.А. Кнышев – М.: Энергоатомиздат, 1998. – 160 с.